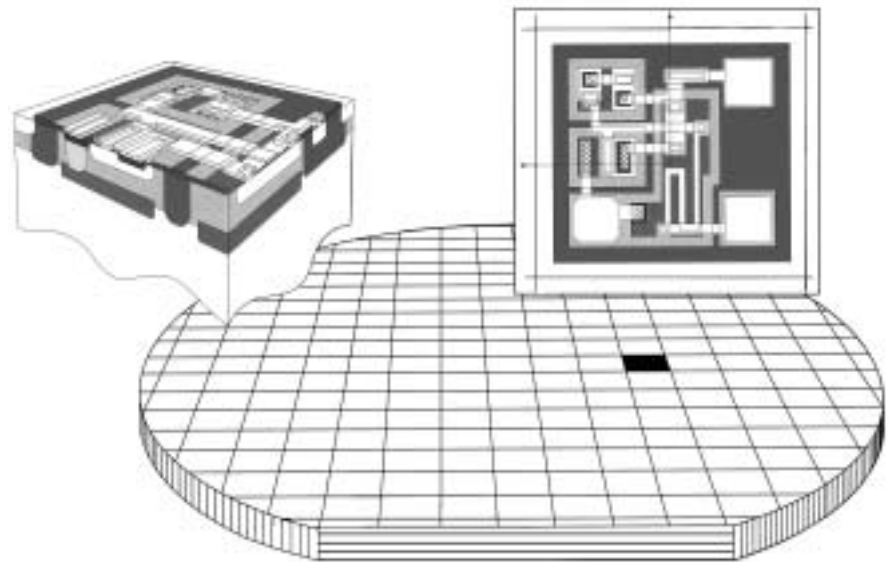


Schunk-Produkte für die Halbleiterindustrie

Die Halbleiterindustrie ist ein relativ junger Industriezweig. Sie fand ihren Anfang in 1948, nachdem Shockley, Brattain und Bardeen von „Bell Laboratories“ den Transistor erfunden haben. Der Transistor ersetzte damals die Röhre. Erste Anwendungen fand der Transistor in Transistorradios und in Hörgeräten. 1955 verkaufte IBM den ersten, ausschließlich mit Transistoren betriebenen Computer (Modell 650).

Das nächste wichtige Ereignis war 1959 die Erfindung des ICs (Integrated Circuit = integrierter Schaltkreis) praktisch zeitgleich durch Rober Noyce von Fairchild und Jack Kilby von Texas Instruments. Der IC kombinierte verschiedene Transistoren, Widerstände, Kondensatoren und Leiterbahnen auf einem kleinen Siliciumkristall zu einer einfachen elektrischen Schaltung.

Durch den Einsatz von ICs konnten Hörgeräte weiter verkleinert werden. ICs wurden auch bei Computern eingesetzt, die für Steuerungsprozesse benötigt wurden. Im Jahre 1964 stellte IBM das bekannte Computermodell 360 vor, bei dem zum ersten Mal ICs zum Einsatz kamen. Die erste Mondlandung in 1969 wurde durch mit ICs bestückte Computer ermöglicht. Elektronische Uhren kamen auf den Markt und elektronische Taschenrechner wurden für jeden selbstverständlich. Das winzige Siliciumplättchen,



Beispiel eines ICs auf einer Siliciumscheibe (Wafer) mit drei Transistoren und zwei Widerständen.
Aufsicht und Schnitt

auf dem sich ein integrierter Schaltkreis befindet, ist mittlerweile besser unter dem Begriff „Chip“ bekannt. 1975 entwickelten Steve Jobs und Stephen Wozniak den „Apple I“, den ersten Personalcomputer (PC). Damals hatte ein Speicherchip 4.000 Bits (1 Bit ist die kleinste Speichereinheit). Das Modell Apple II mit einem Arbeitsspeicher von 16.000 Bit wurde 1978 erfolgreich eingeführt. IBM sah den Erfolg von Apple und entwickelte den ersten IBM-PC mit einem Intel 8088-Computerchip als Prozessor und setzte die von Bill Gates entwickelte DOS-Software ein. Dieser PC hatte bereits einen Arbeitsspeicher von 64.000 Bit.

Die immer größer werdende Kapazität der Speicherchips ist ein Maß für die technologische Entwicklung in der Halbleiterindustrie. Seit dem ersten 1.000-Bit-Speicherchip Anfang der 70er Jahre entwickelte die Halbleiterindustrie alle 3 Jahre eine neue Generation, welche eine 4mal so große Kapazität hatten. Verschiedene Firmen, u. a. Siemens, haben vor kurzem den 256 MB-Speicherchip (dies entspricht 256.000.000 Bit) präsentiert. Auf diesem Chip befinden sich auf einer Fläche kleiner als 1x2 cm mehr als 500 Millionen Transistoren!

Schunk-Firmen erwirtschaften in diesem Industriezweig einen be-

deutenden Anteil ihres Gesamtumsatzes. Durch die Übernahme der niederländischen Firma „XYCARB Ceramics“ im Jahre 1995, die überwiegend die Halbleiterindustrie beliefert, wurde die Position von Schunk auf dem Halbleitersektor deutlich verbessert.

Wie wird ein IC hergestellt?

Chips werden auf einer dünnen Siliciumscheibe, einem sog. Wafer, hergestellt. Auf einem Wafer haben heute 100–1.000 identische Chips Platz. Die ersten Chips wurden auf einem Wafer mit einem Durchmesser kleiner als 2 cm gefertigt; momentan liegt der Standard-Waferdurchmesser bei 20 cm. Im Jahr 2000 wird die Industrie bereits Wafer mit 30 cm Durchmesser einsetzen.

Die Herstellung von Polysilicium

Aus Quarzsand (SiO_2), ein Rohstoff, der in unermesslichen Mengen auf unserer Erde zur Verfügung steht, wird Polysilicium hergestellt. Hierzu wird der Quarzsand mit Säuren gewaschen und chemisch zu höchstemreinem SiHCl_3 (Trichlorsilan) destilliert. Das gasförmige Trichlorsilan wird dann in großen Reaktoren zu metallischem Polysilicium zersetzt. Die anfallenden faustgroßen Stücke sind der Rohstoff zur Herstellung der Silicium-Wafer, aber auch der Grundstoff für Solarzellen auf Siliciumbasis.

In diesem Polyprozess werden zum ersten Mal Schunk-Kohlenstoffprodukte, nämlich höchst-reine Graphitelektroden und große, bis zu einer Höhe von 1.800 mm, CVDSiC-geschichtete Heizelemente aus kohlenstofffaserverstärktem Kohlenstoff (CFC), eingesetzt.

Die Herstellung der Silicium-Wafer

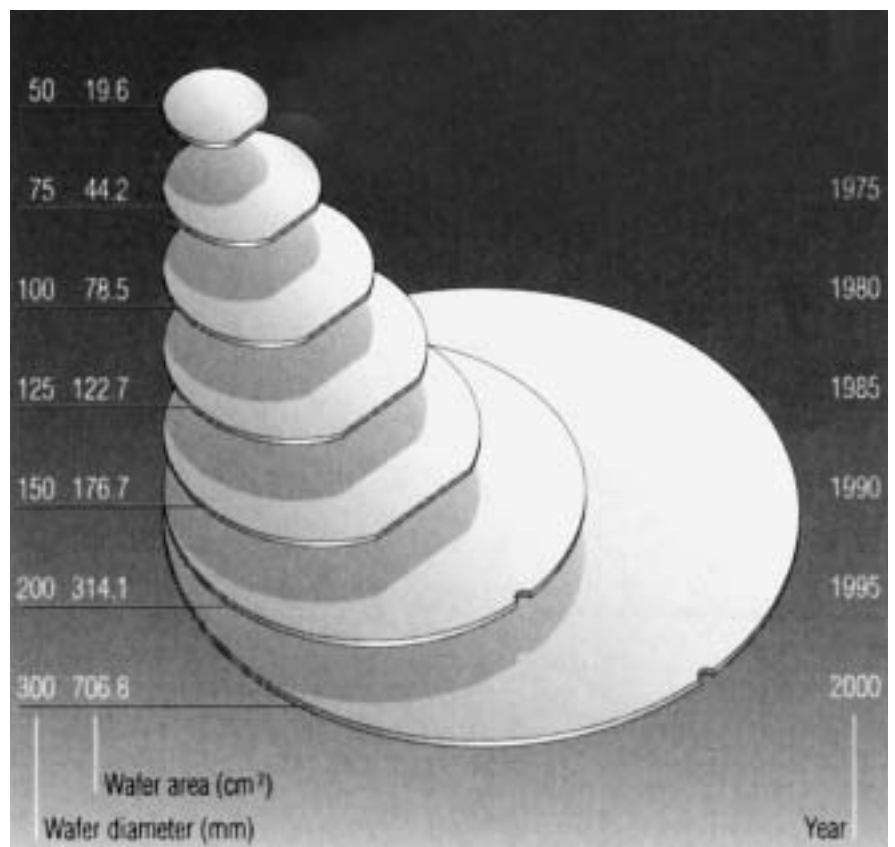
Das Herstellverfahren für Silicium-Wafer beginnt mit dem Ziehen eines Siliciumeinkristalls nach dem Czochralski-Verfahren (CZ). Mit einem Durchmesser von ca. 20 cm und ca. 1 m Länge werden die Siliciumeinkristalle aus einer Siliciumschmelze in einer Kristallzieh-anlage gezogen. Die Schmelze befindet sich in einem Quarztiegel, der wiederum in einem Graphittiegel steht. Zum Aufheizen des Graphittiegels werden Graphit-Heizelemente eingesetzt, die mit CFC-Schrauben fixiert werden. Die benötigten Graphitteile werden in speziellen Reaktoren auf typische Restverunreinigungen von kleiner als 10 mg/g

(1 mg/g = 1 g/Tonne) nachgereinigt und in Reinräumen, erstellt durch die Firma Weiss, verpackt. Die größten Bauteile, die derzeit in den Standardanlagen eingesetzt werden, haben einen Durchmesser bis ca. 1.000 mm.

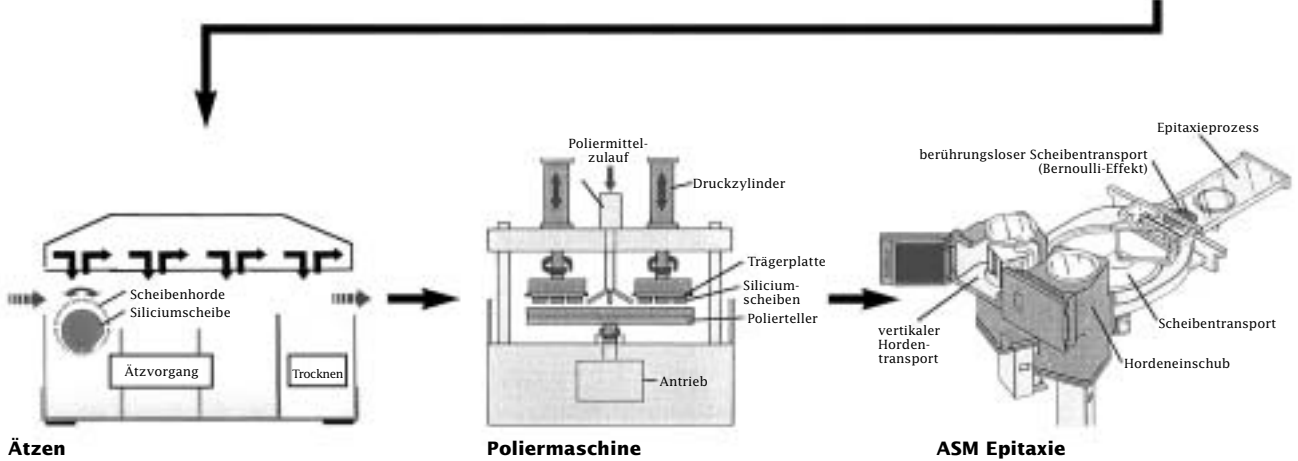
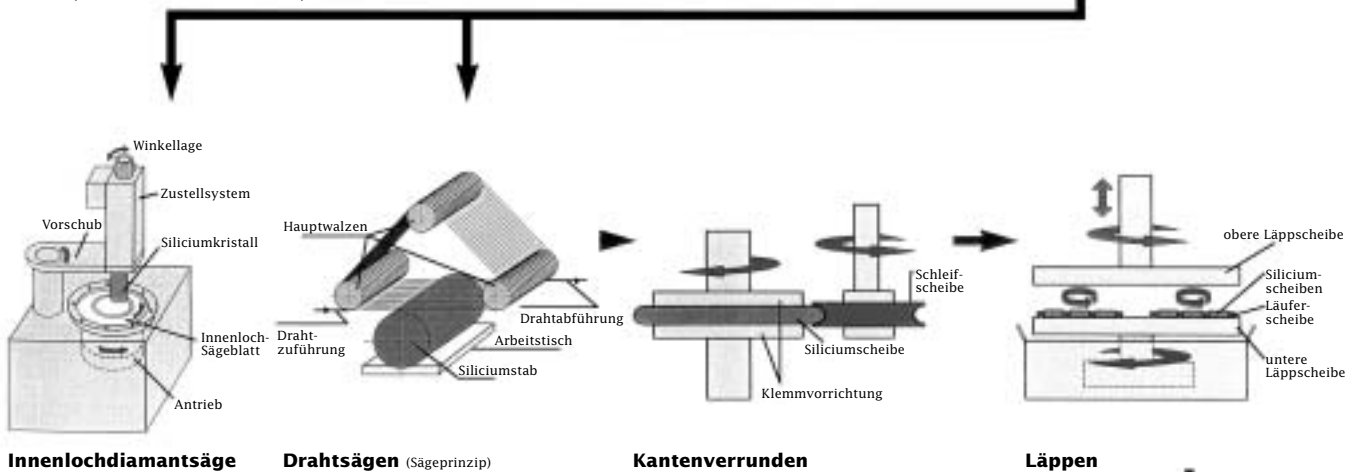
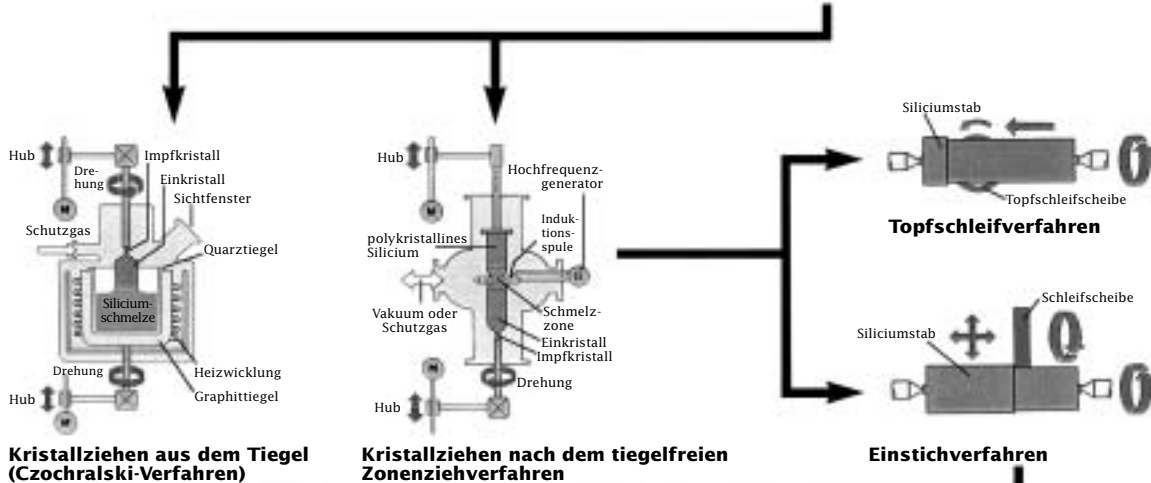
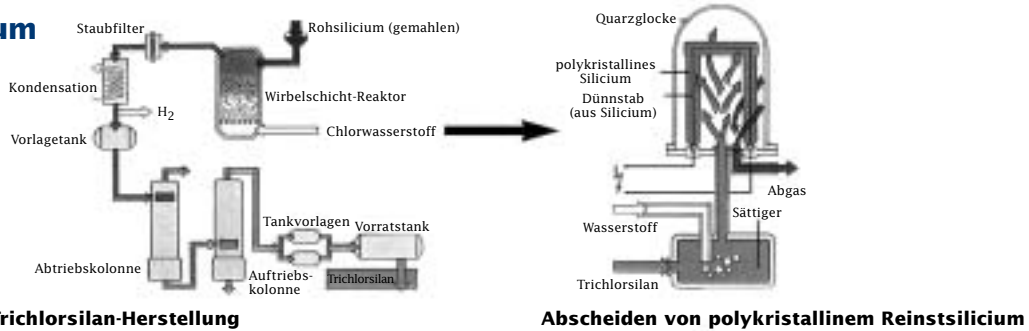
Der nächste Schritt ist das Sägen des Einkristalles in dünne Silicium-scheiben (Wafer). Hierbei wird der Siliciumstab auf eine Graphitleiste aufgeklebt und in Wafer gesägt. Die Wafer werden anschließend geschliffen, poliert und gereinigt und sehen nach dieser Bearbeitung aus wie ein Spiegel.

Alle bei diesem Verfahrensschritt zum Einsatz kommenden Graphit- und CFC-Teile können von Schunk Kohlenstofftechnik hergestellt werden.

Entwicklung der Standard Waverdurchmesser im Laufe der Zeit



Herstellung Reinstsilicium



Das Epitaxie-Verfahren

Als Epitaxie wird ein Verfahren bezeichnet, bei dem man gezielt eine dünne, kristalline Siliciumschicht auf der Waferoberfläche aufwachsen lässt. Moderne Epitaxie-Prozesse finden bei 1.150 °C in einem mittels Infrarotlampen beheizten Reaktor statt. Die Wafer werden im Reaktor durch sog. Suszeptoren gehalten, die aus mit Siliciumcarbid beschichtetem Graphit bestehen. Die Reaktionskammer und verschiedene Hilfstteile sind aus Quarzglas hergestellt.

XYCARB Ceramics liefert u. a. Suszeptoren, Quarzkammern, verschiedene Quarzteile und Infrarotlampen an alle wichtigen Hersteller von Epitaxie-Anlagen.

Ein Chip besteht aus Transistoren, die auf der Siliciumoberfläche aufgebaut werden und einer Vielzahl von Leiterbahnen, die die Transistoren miteinander kontaktieren. Um Verbindungen zwischen zwei verschiedenen Schichten herzustellen, werden Kontaktlöcher in die isolierenden Schichten geätzt. Die Löcher und Leiterbahnen werden fotolitografisch festgelegt.

Der Chip ist jetzt fertig für den nächsten Fertigungsschritt. Ein moderner Chip durchläuft 20mal den o. g. Zyklus und benötigt zur Fertigstellung ca. 500 Fertigungsschritte. Der Fertigungsprozess eines Chips dauert ca. 3 Monate!

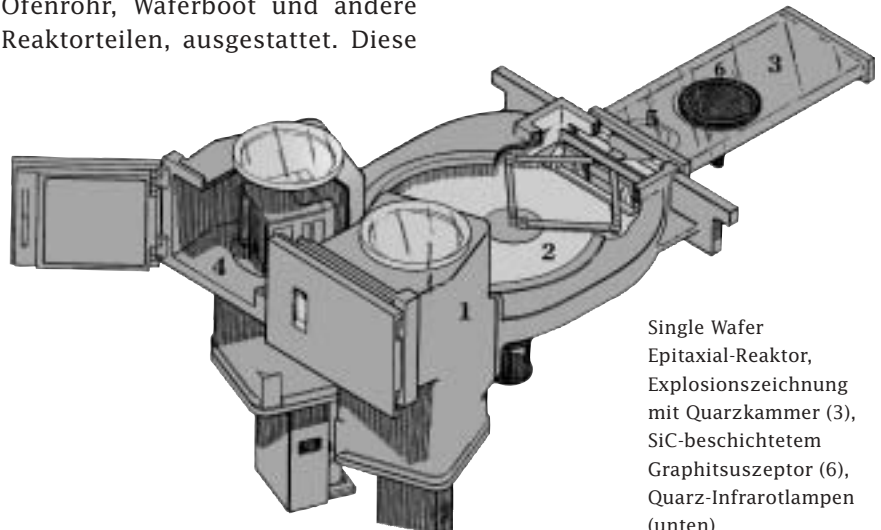
Diffusionsprozess

Die Isolierschicht, auch dielektrische Schicht genannt, wird in Vertikal-Öfen oder in Einzelwafer-CVD-Systemen durch einen Diffusionsprozess erzeugt. Im Vertikal-Ofen werden 200 Wafer bei ca. 1.100 °C mit einem Sauerstoff ent-

haltenden Prozessgas behandelt, wobei sich die Siliciumoberfläche in nichtleitendes SiO₂ umwandelt.

Vertikal-Öfen sind mit einer Vielzahl von Quarzteilen, wie z. B. Ofenrohr, Waferboot und andere Reaktorteilen, ausgestattet. Diese

der angestrebten Reinheit hergestellt wurden, lassen erwarten, dass die Fertigung von größeren Komponenten bei SIK möglich ist. Um auch die Fertigungstechnik an die speziellen Erfordernisse an-



Single Wafer Epitaxial-Reaktor, Explosionszeichnung mit Quarzkammer (3), SiC-beschichtetem Graphitsuszeptor (6), Quarz-Infrarotlampen (unten)

Quarzteile werden in den Fertigungsstätten von XYCARB in Hapert (NL) und Austin (USA) hergestellt.

Schunk Ingenieurkeramik arbeitet an der Entwicklung von hochreinen SiC-Werkstoffen für diese Diffusionsprozesse. Erste Probekörper, die im Labormaßstab mit

zupassen, die bei der Herstellung zu berücksichtigen sind, werden bei SIK bereits parallel zu der Werkstoffentwicklung Wafer Boats, die als Gestelle zur Aufnahme von Siliciumscheiben bei unterschiedlichen Glühritten dienen, als Prototypen aus Standardmaterial hergestellt.

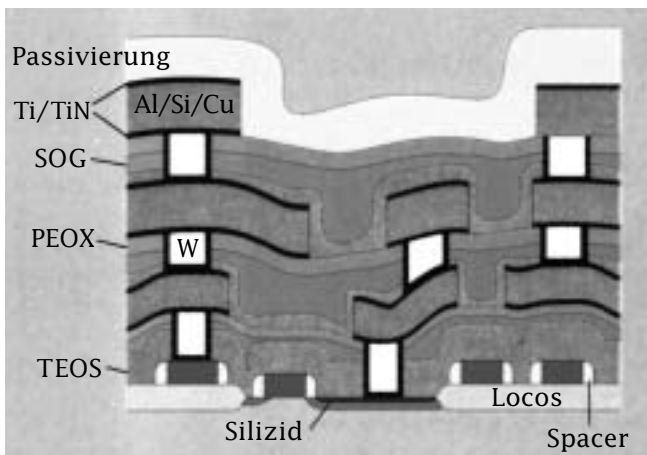




Vertikal-Ofen, bestehend aus zwei senkrechten Reaktoren und einer Waferbeladestation

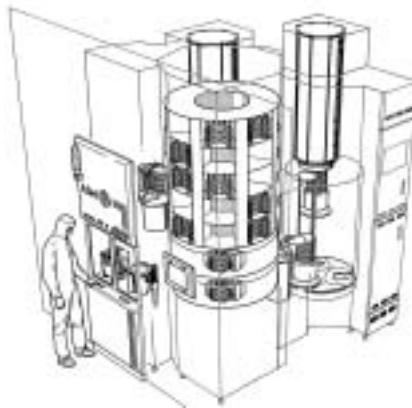


Schnitt eines mit einer sog. 0,5- μm -Technologie hergestellten Chips.
Zu sehen sind die verschiedenen Isolierschichten (Locos, Spacer, TEOS, PEOX, SOG und Passivierung) und die leitenden Schichten (Silizid, W, Ti/TiN und Al/Si/Cu)



Fotolithografie

Die Struktur der Kontaktlöcher wird, wie oben erwähnt, mittels Fotolithografie auf den Wafer gebracht. Das Kontaktlochmuster wird durch eine Fotomaske in einer Belichtungsmaschine (Stepper) von einer Linse ca. 500x verkleinert auf den Wafer übertragen. Die Linsensysteme bestehen aus synthetischem Quarzglas, bei dessen Herstellung wiederum höchstreine Graphit- und CFC-Teile der Schunk Kohlenstofftechnik zum Einsatz kommen.



Die Wafer werden durch einen Roboter transportiert

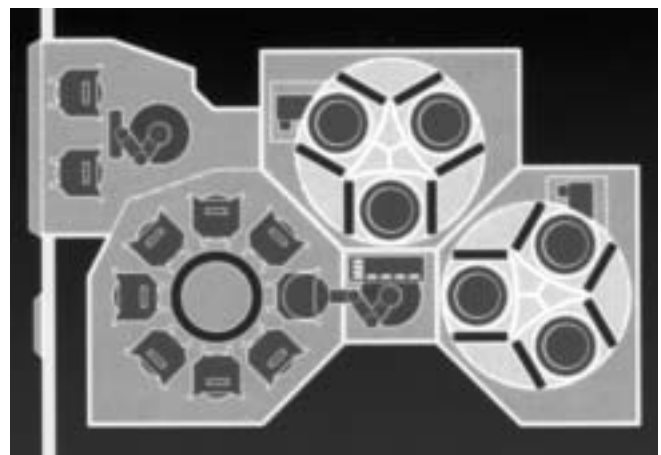
Ätzen

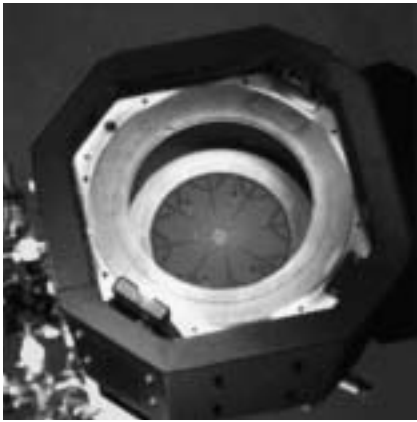
Das Freiätzen der Chipmuster geschieht mit einer Einzelwaferanlage in einem Plasma. Das Plasma aktiviert reaktive Ionen, die nicht durch den Fotolack geschützte Schichten ätzt. Plasmaätzen ermöglicht die Herstellung von sehr schmalen, tiefen Löchern. Dadurch wird eine hohe Transistordichte auf dem Chip ermöglicht. In der Reaktionskammer von Plasmaätzenanlagen finden viele Teile aus Quarz oder Keramik Verwendung. Verschiedene Teile werden im Prozess angeätzt und müssen deswegen regelmäßig ausgetauscht werden. XYCARB stellt diese „Verbrauchsteile“ her.

Ionen-Implantation

Um den Transistor optimal funktionieren zu lassen, ist eine Dotierung des Silicium-Kristalls mit Phosphor-, Bor- oder Arsen-Atomen erforderlich. Die Tiefe und Dichte der Dotierung wird durch „Ionen-Implantation“ erzeugt.

In der Explosionsansicht sind zwei Quarzboote und die dazupassenden Fußstücke, auch aus Quarzglas, zu sehen





Leitende Schichten

Die leitenden Schichten werden aus Polysilicium, Aluminium, Wolfram oder Materialien wie z. B. Wolfram-Silizid hergestellt.

Leitende Schichten können aufgetragen werden durch Aufdampfen, Sputtern oder CVD (Chemical Vapour Deposition). CVD ist ein Verfahren, wo ein oder mehrere Gase an einer Oberfläche reagieren

gegen Fluor ist. Mittlerweile sind auch schon massive Aluminium-Nitrid-Teile verfügbar.

Insgesamt werden 20 bis 30 unterschiedliche Schichten benötigt, um einen Chip fertigzustellen. Die Gesamtdicke dieser Schichten liegt zwischen 3 und 5 μm , das ist ungefähr ein Zwanzigstel der

Verschiedene Quarz- und Keramik-„Verschleißteile“ aus dem XYCARB-Programm

Ein Ionenimplanter ist im Prinzip ein Rohr, in dem ein Hochvakuum herrscht, auf der einen Seite ein Wafer und auf der anderen Seite eine Quelle mit Phosphor-, Bor- oder Arsen-Ionen. Unter einer Hochspannung von ca. 500.000 V werden die Teilchen so beschleunigt, dass sie ungefähr 1 mm in der Si-Schicht eindringen.

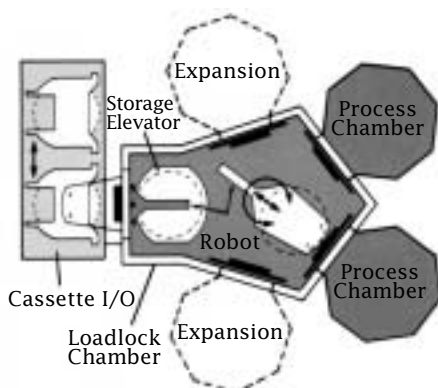
Der Ionenstrahl wird durch Graphitelektroden erzeugt und durch Graphitblenden gelenkt. Die Graphitteile müssen regelmäßig ersetzt werden, weil sie durch den ständigen Kontakt mit dem Ionenstrahl verschleifen. XYCARB liefert diese Graphitteile aus Schunk-Graphit. Auch Wolframelektroden, welche die Ionen in der Quelle generieren, mit den dazu passenden keramischen Isolatoren werden durch XYCARB angefertigt.



unter Einfluss von Wärme oder Plasma. Das Reaktionsprodukt scheidet sich als eine dünne Schicht auf der Waferoberfläche und anderen heißen Oberflächen ab. Nach jeder Beschichtung werden die nicht auf dem Wafer abgetrennten Metallreste mit aggressiven, fluorhaltigen Gasen weggeätzt. In Wolfram-Silizid-Anlagen wird der Wafer auf einem Graphit-Suszeptor mit einer Aluminium-Nitrid-Beschichtung gehalten. Diese einmalige Beschichtung mit AlN wird ausschließlich durch XYCARB angeboten und ist sehr wertvoll für CVD-Anlagen, weil diese Beschichtung resistent

Dicke eines Haares. Die elektrischen Verbindungen haben eine Dicke kleiner als 1 mm und die Größe der aktiven Transistor-Oberfläche beträgt nur 0,35 μm .

Ein Chip von 1 x 2 cm kann mehr als 500 Millionen Transistoren besitzen. Wenn ein Wafer fertiggestellt ist, besitzt er viele gleiche Chips. Die Chips auf dem Wafer werden einzeln auf Funktion getestet. Die Ausbeute einer Chipfabrik ist am Anfang sehr niedrig; im ersten Jahr liegt sie zwischen 0 und 10%. Wenn die Fabrik eingefahren ist, liegt die Ausbeute um die 90%.



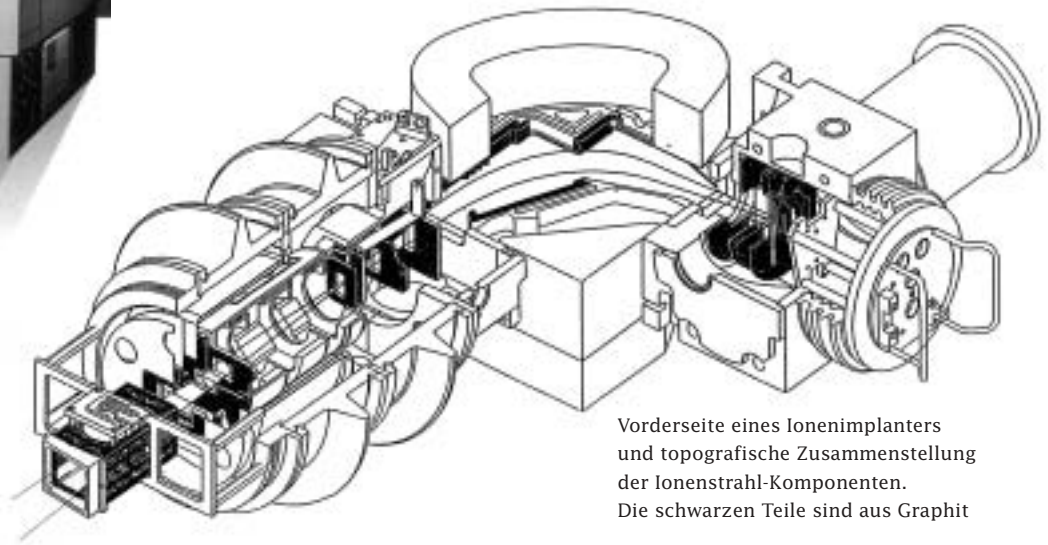


Einzelwafer-Ätzanlagen mit Übersicht der Ätzkammer

Zukünftige Entwicklungen

In der Zukunft werden größere Wafer benötigt, 30 cm im Jahr 2000, 45 cm ist die darauf folgende Generation. Noch höhere Reinheiten und spezielle Beschichtungen der Materialien werden benötigt, die Toleranzen werden kleiner und die Anforderungen an

die Ersatzteile, vor allem in bezug auf Lebensdauer, werden höher. Die Forschungs- und Entwicklungsaktivitäten bei Schunk Kohlenstofftechnik, Schunk Ingenieurkeramik und XYCARB Ceramics laufen auf Hochtouren, um den Anforderungen der Zukunft in der Halbleiterindustrie gerecht zu werden.

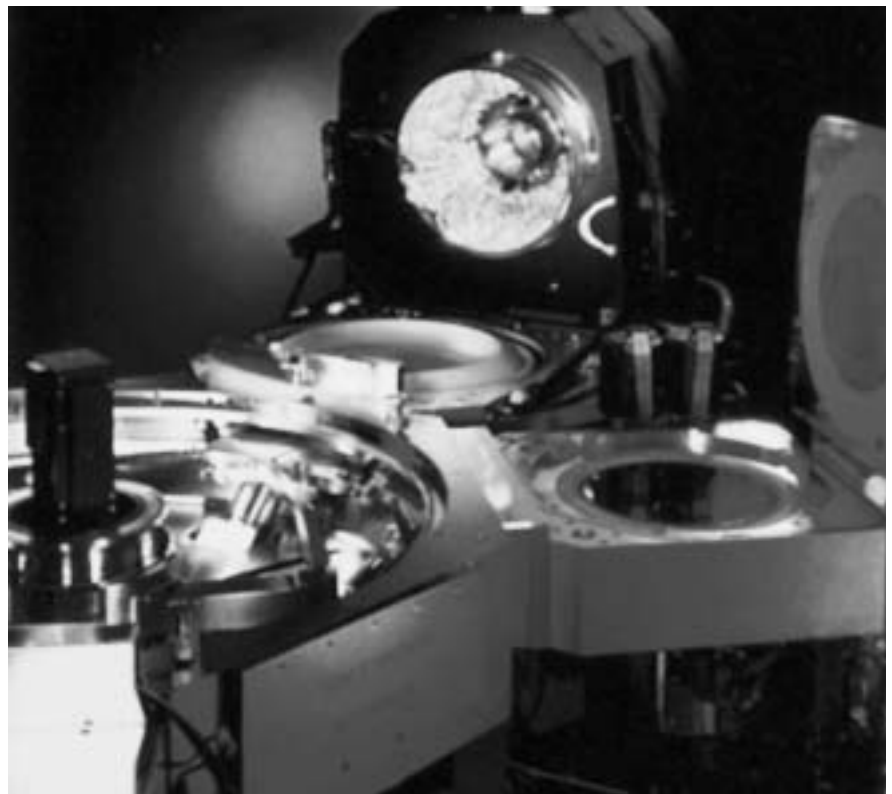


Vorderseite eines Ionenimplanters und topografische Zusammenstellung der Ionenstrahl-Komponenten. Die schwarzen Teile sind aus Graphit

Clusteranlage, bestehend aus Einzelwafer-Wolfram-Silizid mit AlN-beschichtetem Suszeptor und einer Einzelwafer-Polysilicium Kammer mit SiC-beschichtetem Suszeptor

Nach dem Testen wird der Wafer in einzelne Chips zerlegt. Die guten Chips werden auf eine Kontaktfolie geschweißt, der Kontakt zwischen Chip und Pins entsteht durch sehr dünne Golddrähte. Nach der Kontaktierung wird der Chip in ein Plastik- oder Keramik-Gehäuse eingeschweißt.

Auf seinem Weg zum Chip, ist das Silicium sehr oft mit Graphit-, CFC- und Quarz-Beschichtungen oder anderen keramischen Produkten von Firmen der Schunk-Gruppe in Berührung gewesen.



Halbleiter im Härtetest bei Vötsch Industrietechnik

Die Anzahl der Bauteile und auch die ansteigende Integrationsdichte (Mikrosystemtechnologie) führen zu immer kleineren und komplexeren Baugruppen. Um Aussagen über die Zuverlässigkeit und die Auswirkungen von Umwelteinflüssen zu erhalten, wie sie bei Lagerung, Transport und im Betrieb auftreten, werden mit Hilfe von Umweltsimulationsprüfungen Daten für Qualifikation, Funktion und Lebensdauer ermittelt.



Folgende Prüfungen werden sowohl für Bauelemente als auch Baugruppen eingesetzt:

- Temperaturprüfungen
 - a) Wärme
 - b) Kälte
 - c) Temperaturwechsel
 - d) Temperaturschock
- Klimaprüfungen
 - a) Konstantklimate
 - b) Wechselklimate



- Mechanische Beanspruchungen, Vibration in Kombination mit Temperatur und Klima Stress-Screening Anwendungen
- Chemische Beständigkeit in Schadgasatmosphären

Vötsch Industrietechnik und Weiss Umwelttechnik bieten für alle o.g. Prüfungen ausgereifte, standardisierte Testsysteme.

Prüfanlage zum Test von ABS Autoelektronik





Außerdem wird die chemische Korrosion durch hohe Temperatur beschleunigt. Bei der Anwendung von schnellen Temperaturwechseln muss man berücksichtigen, dass hier die Auswahl der Temperatur-Extrema und auch die Änderungsgeschwindigkeit der Temperatur optimiert werden muss (Test-Tailoring).

Die zumutbare Temperaturänderung hängt von der Wärmeleit-

fähigkeit des Produktes, der Temperaturdifferenz zwischen Bauteil – das auch aus Materialien mit unterschiedlichen Ausdehnungskoeffizienten besteht – und Umgebung, der Oberfläche und der umgebenden Luftströmung ab.

Die Wirksamkeit der thermischen Zyklen steigt mit höherer Temperaturänderungsgeschwindigkeit, d. h. der Prüfer erhält die notwendige Information früher.

Environmental Stress Screening (ESS) ist ein Verfahren, latente Fehler in einem Produkt zu forcieren und sie somit vor der Auslieferung zu finden. ESS wird also immer dann eingesetzt, wenn die Zuverlässigkeit eines Produktes verbessert werden soll. Bei der Prüfung der Eignung von Materialien und Bauteilen ist die Prüfung bei hoher oder niedriger Temperatur oft nicht ausreichend. Es ist besser, für die Beurteilung der Zuverlässigkeit die zusätzliche Beanspruchung mit schnellen Temperaturwechseln anzuwenden.

Hohe oder niedrige Temperaturen bewirken mechanische Spannungen infolge unterschiedlicher Ausdehnungskoeffizienten der Materialien.

Vibrations-Testsystem

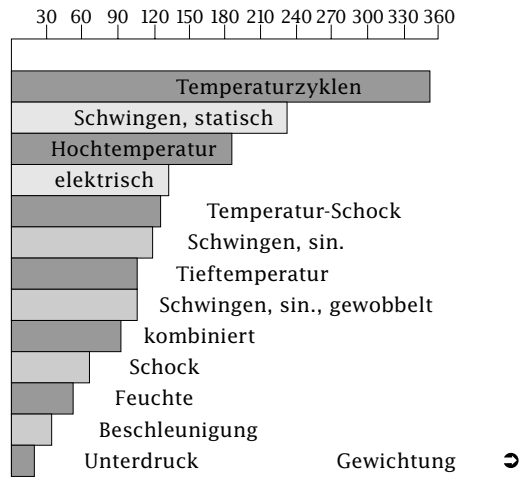


2- und 3-fach Schocktestkammer

Die Burn-In/Run-In-Prüfung dient zur Sicherheit der Zuverlässigkeit von Halbleiterbauelementen. Bei erhöhten Umgebungstemperaturen, z. B. +150 °C werden die Bauteile Strom- und Spannungsbelastungen ausgesetzt. Bauteile mit latenten Fehlern (Infant Mortality) überstehen diesen Stress nicht und fallen aus.

Viele Fehlermechanismen auf Chip-Ebene werden durch diesen künstlichen Alterungsprozess (Gesetz von Arrhenius) aktiviert. Die Produktionscharge wird bis zur Nutzungsphase vorgealtert.

Wirksamkeit verschiedener Screening-Methoden



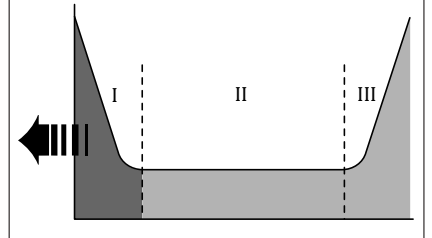
Prüfungen mit hoher Temperatur geben Aufschluss über Fehlermechanismen, die in der Siliciumherstellung, Güte der Substratoberfläche, der elektrischen Stabilität, Metallisierungsfehlern und Draht- und Bondfehlern begründet sind.

Zyklische Temperaturbelastungen stressen vorwiegend die Gehäuse. Risse und Undichtigkeiten sind die Folge. Anschließende Prüfungen mit hoher Feuchte führen zu korrosiven Wirkungen am Frame, den Bondstellen und dem Kristall.

Mit Vibrationsprüfungen in Kombination mit Temperatur und Feuchte wird die Prüfschärfe erhöht.

Fehler

- I Frühausfälle
- II Nutzungsphase
- III Verschleißphase



Lebensdauerkurve elektronischer Bauelemente

Ein Fehlerschwerpunkt wird durch die Lötstellen gebildet. Der Trend zu immer kleineren Abständen wird begrenzt durch die Notwendigkeit, Kriechströme zu vermeiden, wobei dies meist nur noch mit Hilfe von auch anfälligen Schutzüberzügen realisiert werden kann.



Temperaturschock Prüfschrank WUT



Abnahmeprüfung von Weiss-Klimasondergeräten für Wafer-Stepper

Weiss Klimatechnik ist als Anlagen- und Komponenten-Lieferant in der Halbleiterindustrie auf den verschiedensten Gebieten aktiv.

Als Beispiel steht die Entwicklung eines Spezialgerätes zur Reinluftversorgung und konstanten Klimatisierung für Wafer-Stepper für die Produktion von 64 MB- und 256 MB-Chips. WKT ist es hier aufgrund des hohen technischen Know-hows und der Möglichkeit, im firmeneigenen Forschungs- und Entwicklungslabor unter simulierten Realbedingungen zu testen, gelungen, ein auf die technischen Anforderungen maßgeschneidertes Klimagerät zu entwickeln. Die so behandelte Luft hat eine Reinheitsklasse besser als 1 nach US-Fed. Std. 209e und erreicht eine Temperaturkonstanz am „point of use“ von $\pm 0,02$ K.

Im Bereich der Grundlagenforschung in der Halbleitertechnologie sind in den verschiedensten universitären und privatwirtschaftlichen Forschungsinstituten von WKT Reinraumanlagen geplant und

geliefert worden. Hier kann WKT als Generalunternehmen für das Gesamtprojekt auftreten und hat neben der klimatechnischen Ausrüstung auch die Verantwortung für die Bereitstellung der notwendigen Infrastruktur wie Reinraumwand- und -deckensysteme, Bodensysteme und Medienversorgung.

Für die Klimatisierung der Reinnräume in der Halbleiterfertigung stellt WKT mit seinem neuen Klimageräteprogramm die auf den anwendungsspezifischen Einzelfall zugeschnittene Lösung für den Endkunden und Anlagenbauer zur Verfügung. Hohe Flexibilität in der technischen Konfiguration und dem Einsatzbereich zeichnen dieses System aus.

Darüber hinaus steht das Klimazentralgeräteprogramm der WKT als Produktalternative zur Verfügung.

Als weitere Produkte für die Halbleiterfertigung hat WKT alle Typen in Standard- und Sonderausführung an Laminar-Flow-Überdeckungen und Reinen Werkbänken in seinem Lieferprogramm.

Reinraum in der Halbleiterentwicklung



Schunk Materials GmbH

Rodheimer Straße 59
35452 Heuchelheim

Telefon: +49 (0)641 608-0
Telefax: +49 (0)641 608 12 23

www.schunk-group.com
infobox@schunk-group.com

